

Elementi di Architettura  
Elementi di Architettura e Sistemi Operativi - Modulo I

Bioinformatica - Tiziano Villa

29 Settembre 2020

Nome e Cognome:

Matricola:

Posta elettronica:

problema	punti massimi	i tuoi punti
problema 1	10	
problema 2	10	
problema 3	10	
totale	30	

1. Si mostri lo schema circuitale di un sommatore con anticipo di riporto per operandi con 4 cifre binarie e si spieghi il suo funzionamento.

Traccia della soluzione.

Si vedano il libro di testo o le dispense. Alcuni studenti hanno discusso l'addizionatore a propagazione di riporto invece di quello ad anticipo di riporto (o non hanno neppure discusso l'architettura dell'addizionatore a 4 cifre binarie, limitandosi all'addizionatore ad una sola cifra binaria).

2. Si progetti un circuito sequenziale con due variabili binarie d'ingresso  $A, B$  e una variabile binaria d'uscita  $U$  che produce all'istante  $t$  la funzione NEXOR (EXOR negato) degli ingressi all'istante  $t-1$ , cioè  $U_t = NEXOR(A_{t-1}, B_{t-1})$ .

- (a) Si disegni il grafo delle transizioni di una macchina a stati finiti di tipo Moore che corrisponde alla specifica. S'indichi lo stato iniziale.
- (b) Si scriva la tavola delle transizioni con gli stati futuri e le uscite e la si codifichi.

Traccia di soluzione.

Tavola delle transizioni della MSF prima della codifica (stato iniziale  $s_0$ ).

A	B	Sp	Sf	U (=Sp)
0	0	s0	s1	0
0	0	s1	s1	1
0	1	s0	s0	0
0	1	s1	s0	1
1	0	s0	s0	0
1	0	s1	s0	1
1	1	s0	s1	0
1	1	s1	s1	1

Tavola delle transizioni della MSF codificata.

A	B	Sp	Sf	U (=Sp)
0	0	0	1	0
0	0	1	1	1
0	1	0	0	0
0	1	1	0	1
1	0	0	0	0
1	0	1	0	1
1	1	0	1	0
1	1	1	1	1

- (c) Supponendo di usare bistabili di tipo D, si derivino le equazioni minimizzate di eccitazione degl'ingressi dei bistabili e le equazioni minimizzate delle uscite.

Traccia di soluzione.

$$Sf = AB + \overline{A} \overline{B}, U = Sp.$$

- (d) Si realizzi il circuito sequenziale corrispondente con bistabili di tipo D campionati sul fronte di salita, invertitori e porte NAND (a 2, 3, o 4 ingressi). Si etichettino con chiarezza i segnali.

Traccia di soluzione.

Si puo' esprimere la porta NEXOR con porte NAND come segue:

$NEXOR(A, B) = NAND(NAND(A, B), NAND(\overline{A}, \overline{B}))$ , come si puo' verificare con le tavole di verita'.

3. Il codice seguente realizza una procedura INDOVINA che opera sulla pila (stack). Se ne analizzi ogni singola istruzione e poi si spieghi la sua funzione. Si noti che *R6* contiene il puntatore alla pila, cioè l'indirizzo della cima della pila e che *R5* vale 0 se la procedura è andata a buon fine, altrimenti vale 1.

```

INDOVINA    AND    R5, R5, #0
            LEA    R0, BasePila
            NOT    R0, R0
            ADD    R0, R0, #-1
            ADD    R0, R0, R6
            BRZ    Eccezione
            LDR    R0, R6, #0
            RET
Eccezione    ADD    R5, R5, #1
            RET
MaxPila     .BLKW  10, x0000
BasePila     .FILL  x0000

```

Traccia di soluzione.

Questa procedura copia in R0 il valore dell'elemento in cima alla pila. Se la pila è vuota, R5 è messo a 1 (insuccesso) altrimenti R5 rimane 0 (successo). Non serve verificare il trabocco perché non si aggiungono elementi alla pila.

```

INDOVINA    AND    R5, R5, #0 ; inizializza R5
            LEA    R0, BasePila
            NOT    R0, R0
            ADD    R0, R0, #-1 ; R0 = -(indirizzo di
                                ; BasePila + 1)
            ADD    R0, R0, R6 ; R6 - puntatore alla pila
            BRZ    PilaVuota
            LDR    R0, R6, #0 ; salva in R0
                                ; il primo elemento
            RET
PilaVuota    ADD    R5, R5, #1 ; insuccesso
            RET
MaxPila     .BLKW  10, x0000
BasePila     .FILL  x0000

```